

(3) Japanese Patent Application Laid-Open No. 6-314770 (1994):

“SEMICONDCUTOR RESISTOR AND METHOD OF FORMING THE SAME”

The following is a brief description of the invention disclosed in this publication.

[Claim 2]A method of forming a semiconductor resistor, wherein
an impurity is introduced into polysilicon,
the entire surface of said polysilicon is covered with a silicon nitride film, and
said impurity is diffused by an annealing step, to form a semiconductor resistor.

(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平6-314770

(43)公開日 平成6年(1994)11月8日

(51)Int.Cl.⁵

H01L 27/04

識別記号

P 8427-4M

F I

審査請求 未請求 請求項の数 3 F D (全5頁)

(21)出願番号 特願平5-127958

(22)出願日 平成5年(1993)4月30日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 山口 和久

鹿児島県国分市野口北5番地1号ソニー国分株式会社内

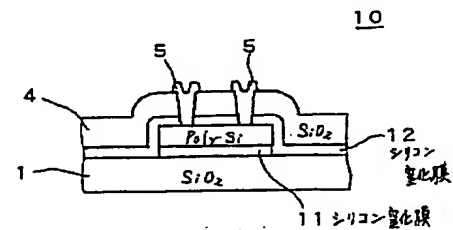
(74)代理人 弁理士 田辺 恵基

(54)【発明の名称】 半導体抵抗及びその生成方法

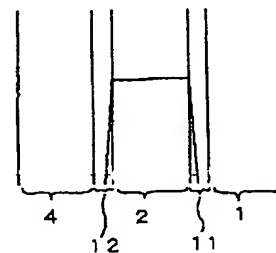
(57)【要約】

【目的】 本発明は、半導体抵抗において、ポリシリコン抵抗中に拡散される不純物の濃度分布がアニール時に酸素の影響を受けて不均一となるおそれを回避する。

【構成】 半導体抵抗を構成するポリシリコンの全面を、酸素を透過せず、かつポリシリコンに対して偏析係数が1でなる物質の絶縁膜によつて包む込んだことにより、アニール時においても酸素はポリシリコンに侵入することがない。これにより不純物はポリシリコン内のみに均一に拡散する。



(A)



(B)

図1 温度分布(1)

【特許請求の範囲】

【請求項 1】ポリシリコンに不純物を導入することによつて形成される半導体抵抗において、

上記ポリシリコンの全面が、酸素を透過せず、かつ上記ポリシリコンに対して偏析係数が 1 である物質の絶縁膜によつて包まれてなることを特徴とする半導体抵抗。

【請求項 2】ポリシリコンに不純物を導入した後、上記ポリシリコンの全面を全てシリコン窒化膜によつて包み込み、

その後、アニール工程によつて上記不純物を拡散させることにより半導体抵抗を生成することを特徴とする半導体抵抗の生成方法。

【請求項 3】上記ポリシリコンの全面を包み込む上記シリコン窒化膜のうち上記ポリシリコンの上面又は底面を覆うシリコン窒化膜を、金属と半導体によつて絶縁物を挟むことによつて形成される半導体容量の絶縁物を生成する際に同時に形成することを特徴とする請求項 2 に記載の半導体抵抗の生成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体抵抗に関し、特に多結晶シリコン抵抗（すなわちポリシリコン）を生成する場合に適用して好適なものである。

【0002】

【従来の技術】従来、ポリシリコン抵抗は図 4 の処理工程によつて形成されている。シリコン基板上への各素子の作り込み工程が終了した後、フィールド領域に形成された酸化膜 1 の上にポリシリコン 2 を化学気相成長（以下 CVD : Chemical Vapor Deposition）によつて堆積させる（図 4（A））。堆積されたポリシリコン 2 にボロン（ BF_3 ）をイオン注入し（図 4（B））、続いてレジスト 3 をポリシリコン 2 上に塗布して抵抗パターンを露光する。

【0003】この後、反応性イオンエッチング（RIE : Reactive Ion Etching）によつてポリシリコン 2 をパターンニングし、ポリシリコン抵抗パターンを形成する（図 4（C））。続いてポリシリコン抵抗パターンの上側に酸化膜 4 を CVD によつて堆積し、ポリシリコン抵抗パターンの表面を全面を酸化膜（ SiO_2 ）によつて包み込む（図 4（D））。

【0004】次にポリシリコン抵抗パターン中に注入されているボロン（B）をアニール処理によつて拡散し、ボロンを均一に拡散する（図 4（D））。この後、酸化膜 4 にコンタクトホールを穿設し、開口部にアルミニウムを蒸着して配線 5 を形成する。表面を保護膜によつて覆うことによつてポリシリコン抵抗の形成が終了する。

【0005】

【発明が解決しようとする課題】ところがこのような構造によつてポリシリコン抵抗を生成しようとすると、アニール処理の際に大気中の酸素が酸化膜を通してポリシ

リコン 2 に混入することがある。この酸素の混入があると、酸化膜 1 及び 4 とポリシリコン 2 の界面において偏析現象が生じ、ポリシリコン 2 中のボロンが酸化膜中に吸い出され、ポリシリコン 2 の界面付近のボロン濃度が落ち込むことがあつた（図 5（B））。これは抵抗値のバラツキの原因となつている。

【0006】そこで抵抗パターンの形成後、CVD によつてシリコン窒化膜（ SiN ）7 をポリシリコン 2 の上に堆積させることによりポリシリコン 2 の上面及び側面を覆つてから酸化膜 4 を堆積し、アニール処理する方法が提案されている（図 6）。この方法を用いると、アニール時に大気中から侵入する酸素はシリコン窒化膜 7 によつて遮断されるため少なくともポリシリコン 2 の上面では偏析現象を抑えることができる（図 7（B））。しかしポリシリコン 2 の底面は酸化膜 1 と接しているため偏析現象を避け得ず、ポリシリコン 2 の底部におけるボロン濃度の低下によつて抵抗値が変動するおそれを回避し得なかつた。

【0007】本発明は以上の点を考慮してなされたもので、ポリシリコン抵抗中の不純物濃度分布が均一であり、従来に比して抵抗値の精度が高い半導体抵抗を提案しようとするものである。

【0008】

【課題を解決するための手段】かかる課題を解決するため本発明においては、ポリシリコン 2 に不純物 B を導入することによつて形成される半導体抵抗において、ポリシリコン 2 の全面が、酸素を透過せず、かつポリシリコン 2 に対して偏析係数が 1 である物質の絶縁膜 11 及び 12 によつて包まれてなるようにする。また本発明においては、ポリシリコン 2 に不純物 B を導入した後、ポリシリコン 2 の全面を全てシリコン窒化膜（ SiN ）によつて包み込み、その後、アニール工程によつて不純物 B を拡散させることにより半導体抵抗を生成するようにする。

【0009】

【作用】半導体抵抗を構成するポリシリコン 2 の全面を、酸素を透過せず、かつポリシリコン 2 に対して偏析係数が 1 である物質の絶縁膜 11 及び 12 によつて包み込んだことにより、アニール時に酸素の影響によつてポリシリコン 2 中の不純物の濃度が不均一になるおそれを有効に回避することができる。

【0010】

【実施例】以下図面について、本発明の一実施例を詳述する。

【0011】図 4 との対応部分に同一符号を付して示す図 1 において、10 は全体として不純物濃度が均一なポリシリコン抵抗を示し、ポリシリコン 2 の全表面をシリコン窒化膜 11 及び 12 によつて包み込んだことを除いて同様の構成を有している。このポリシリコン抵抗 10 は図 2 に示す手順によつて形成される。まずシリコン基

板上に各素子を作り込む工程が終了した後、フィールド領域の上に形成された酸化膜 (SiO_2) 上にシリコン窒化膜 11 を CVD によつて堆積させる (図 2 (A))。

【0012】このシリコン窒化膜 11 がポリシリコン抵抗の底部とシリコン酸化膜 1 とを分離する膜となる。続いてポリシリコン 2 を CVD によつてシリコン窒化膜 11 上に重ねて堆積させ、ボロン (BF_3) をイオン注入する (図 2 (B))。その後、ポリシリコン 2 の上にレジストを塗布し、露光されたポリシリコン抵抗のパターンに沿つてポリシリコン 2 及びシリコン窒化膜 11 を取り除く (図 2 (C))。

【0013】続いてこれらポリシリコン 2 及びシリコン窒化膜 11 を上面から覆うようにシリコン窒化膜 12 を堆積し、その後、アニール処理することによつてポリシリコン 2 中にボロン (B) を均一に拡散させる。その後はシリコン窒化膜 12 を保護膜 4 によつて覆つた後、ポリシリコン抵抗パターンの両端位置にコンタクトホールを形成してアルミニウムを蒸着することによりポリシリコン抵抗 10 を形成するようになされている。

【0014】以上の工程によつて形成されたポリシリコン抵抗 10 はボロン (B) が注入されているポリシリコン 2 の上面、側面および下面の全ての面が酸素を透過しない偏析係数 1 のシリコン窒化膜 11 及び 12 によつて覆われているため、ボロン (B) の濃度はポリシリコン 2 の界面付近でも中央付近の濃度とほぼ同じであり、層内でほぼ均一となる (図 1 (B))。またポリシリコン 2 を包み込むシリコン窒化膜 11 及び 12 のボロン濃度はポリシリコン 2 の界面から急減するようにできる。

【0015】以上の構成によれば、ボロンをアニール処理するときにおける酸素の影響によつてポリシリコンの界面付近のボロン濃度が偏析現象によつて低減するおそれを有効に回避することができる。これによりポリシリコン抵抗 10 の抵抗値を決定するボロンの濃度はイオン注入時とほぼ同一となり、抵抗の精度が向上される。加えて複数の抵抗をウエハ内に作り込む場合にも各抵抗の抵抗値のばらつきが低減するためその抵抗比の精度も一段と向上する。

【0016】なお上述の実施例においては、ポリシリコン 2 を上方および下方からシリコン窒化膜 11 及び 12 によつて包み込んでなるポリシリコン抵抗 10 を単独で生成する生成方法について述べたが、本発明はこれに限らず、シリコン窒化膜 11 又は 12 は MIS (Metal Insulate Semiconductor) 容量を生成する過程において容

量の絶縁膜を形成する際に同時に堆積するようにしても良い (図 3)。

【0017】ここで MIS 容量はアルミニウムの配線 5 とエミッタ拡散層 13 との間で容量を構成するものであり、図 3 の場合、ポリシリコン抵抗 10 を形成するポリシリコン 2 を上方から覆うシリコン窒化膜 12 とポリシリコン 14 を絶縁膜としている。

【0018】また上述の実施例においては、抵抗パターンにパターンニングされたポリシリコン 2 にボロン (B) を抵抗値を決定する不純物として注入する場合について述べたが、本発明はこれに限らず、ボロン以外の物質を注入するようにしても良い。

【0019】さらに上述の実施例においては、アニール時における酸素のポリシリコン 2 への透過を遮断する絶縁層としてシリコン窒化膜を用いる場合について述べたが、本発明はこれに限らず、ポリシリコンに対して偏析係数が 1 であり、かつ酸素を透過しない他の物質を絶縁膜として用いる場合にも広く適用し得る。

【0020】

【発明の効果】上述のように本発明によれば、半導体抵抗を構成するポリシリコンの全面を、酸素を透過せず、かつポリシリコンに対して偏析係数が 1 である物質の絶縁膜によつて包み込んだことにより、アニール時に酸素の影響によつてポリシリコン中の不純物の濃度が不均一になるおそれを有効に回避することができる。

【図面の簡単な説明】

【図 1】本発明による半導体抵抗の一実施例を示す断面図である。

【図 2】その生成方法の説明に供する略線図である。

【図 3】他の実施例の説明に供する断面図である。

【図 4】従来における半導体抵抗の生成方法の説明に供する略線図である。

【図 5】半導体抵抗の構造の説明に供する断面図である。

【図 6】従来における半導体抵抗の生成方法の説明に供する略線図である。

【図 7】半導体抵抗の構造の説明に供する断面図である。

【符号の説明】

1……シリコン酸化膜、2、14……ポリシリコン、3……レジスト、4……酸化膜、5……配線、6……保護膜、7、11、12……シリコン窒化膜、10……ポリシリコン抵抗、13……エミッタ拡散層。

【図1】

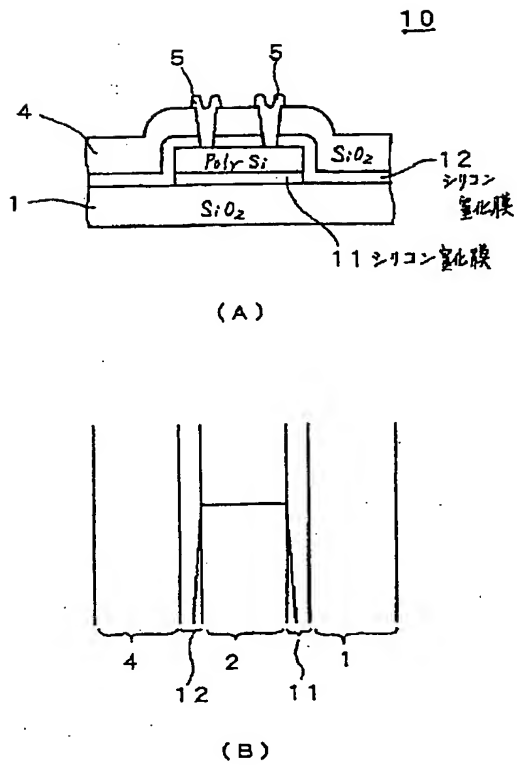


図1 温度分布(1)

【図2】

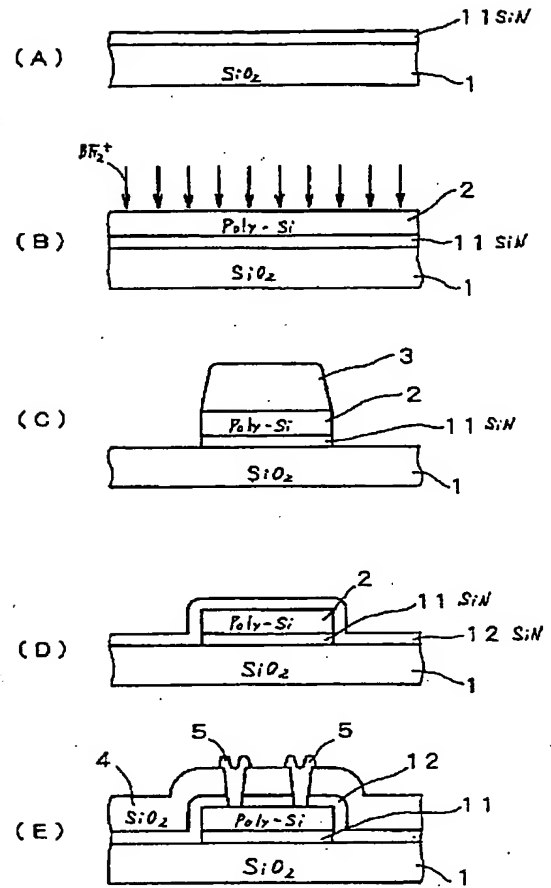


図2 処理手順

【図3】

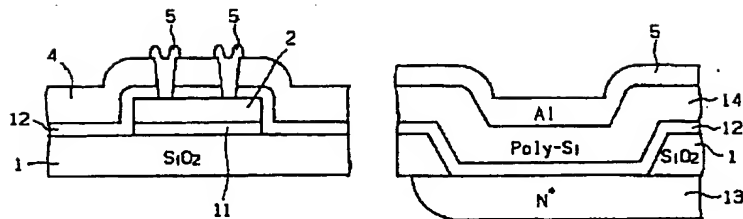


図3 他の実施例

【図4】

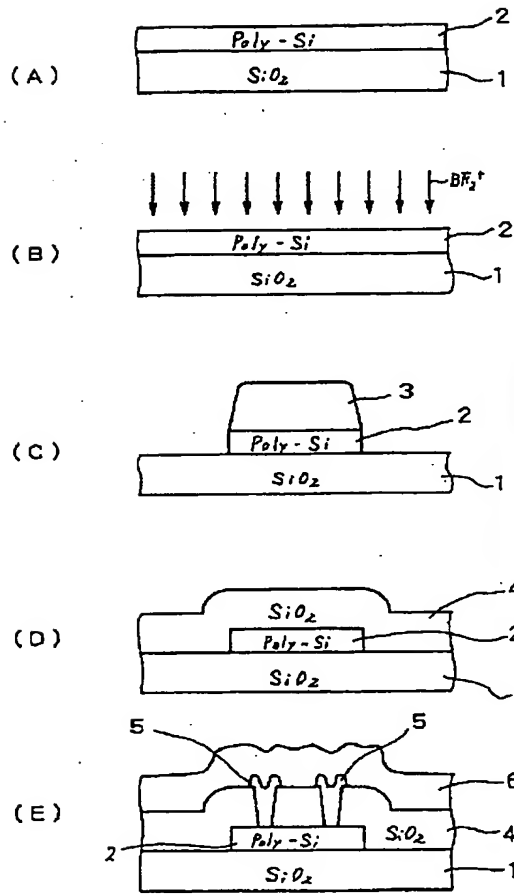
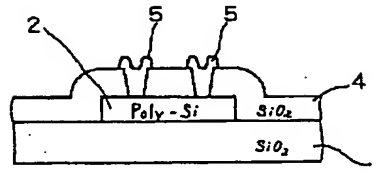
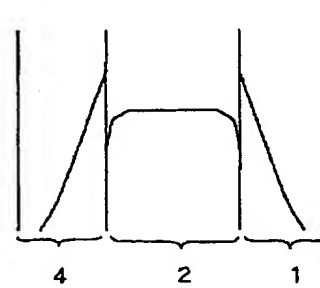


図4 従来における製造工程(1)

【図5】

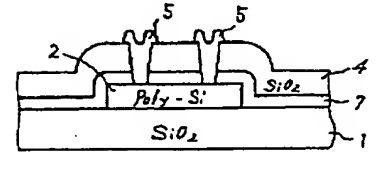


(A)

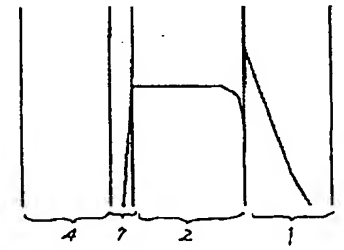


(B)

【図7】



(A)



(B)

図5 濃度分布(2)

図7 濃度分布(3)

【図6】

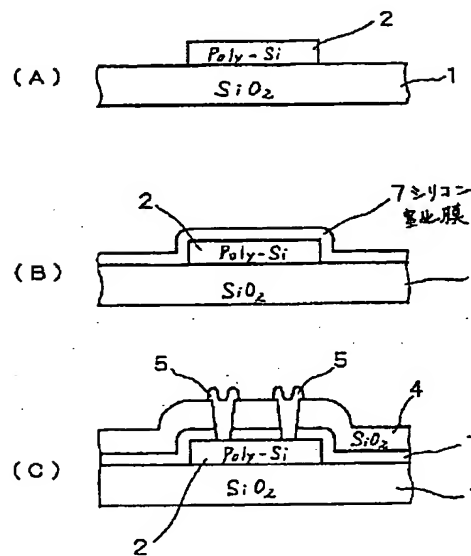


図6 従来における製造工程(2)